

利用 T3Ster 测试 SiC Mosfet 的方法及挑战

1、关于 SiC Mosfet 是否含有 SiC SBD

根据我目前掌握的情况是，现在绝大多数的 SiC Mosfet 模块基本都含有 SiC SBD，但是几乎所有的 TO 封装的 SiC Mosfet 分立器件都没有额外设计 SBD。因为 SiC Mosfet 的电流往往比较大，对续流要求比较高，寄生的反向二极管导通电阻比较大，续流的话压降太高，所以这种的二极管都是独立的体二极管。

目前无论是 SiC Mosfet 分立器件还是模块，我们都有相关的 T3Ster 客户进行过测试，下面分别介绍。

2、目前的国际标准和业界通用的测试 MOSFET 器件的方法都是针对 Si 材料所制定的，其结构就类似于没有独立的 SBD 的 SiC Mosfet。

(1)、第一种方法是沟道加热，测试反向体二极管，即使用沟道作为加热源，反向体二极管的电压作为温敏参数。电路连接如下面图 1 所示。该测试电路也是目前国际电工委员会 IEC 以及美军标 MIL STD 750E 等标准规定的测试电路。

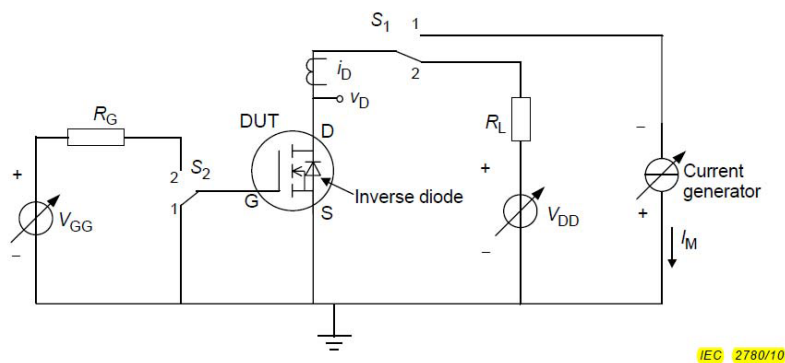


图 1

(2)、第二种方法是我们国外欧洲和日本的一些客户，喜欢的测试方法。电路连接如图 2 所示。即将 MOSFET 的 G 和 D 进行短路，通过加热并测试 D 和 S 之间的“准二极管”的方法，可称为“MOS-DIODE”的方法。

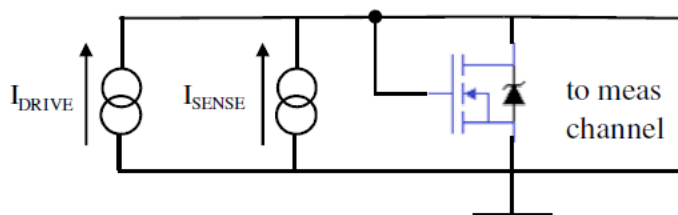


图 2

(3)、第三种方法是最简单的，直接测试 S 和 D 之间的反向体二极管，即加热并测试 S 和 D 之间的二极管的方法，可称为“DIODE”方法。

(4)、T3Ster 还支持 $R_{ds(on)}$ 方法以及测试 IGBT 用的饱和压降法，这里不再赘述。

3、对于有 SBD 的 SiC MOSFET 来说，

(1) 我们的客户曾经测试过 Cree 的 SiC 模块。由于 MOSFET 寄生的反向二极管导通电阻比较大，因此当给 S 和 D 之间施加电流的时候，只能施加到并联的 SBD 上去。因此上述提到的凡是涉及到反向二极管的方法均不适用于测试有 SBD 的 SiC MOSFET。

- CRRC-02-Diode-30-90C-100mA.tco
- CRRC-02-Diode-30C-100mA-100A-wog.cx0
- CRRC-02-Diode-30C-100mA-100A-wog.log
- CRRC-02-Diode-30C-100mA-100A-wog.mr0
- CRRC-02-Diode-30C-100mA-100A-wog.par
- CRRC-02-Diode-30C-100mA-100A-wog.par.bak
- CRRC-02-Diode-30C-100mA-100A-wog.pol
- CRRC-02-Diode-30C-100mA-100A-wog.pol.bak
- CRRC-02-Diode-30C-100mA-100A-wog.pwr
- CRRC-02-Diode-30C-100mA-100A-wog.raw

Free-Wheeling SiC Schottky Diode Characteristics

Symbol	Parameter	Min.	Typ.	Max.	Unit	Test Conditions	Note
V _{SD}	Diode Forward Voltage		1.7	2.0	V	I _F = 300 A, V _{GS} = 0	Fig. 9, 10, 11
			2.2	2.5		I _F = 300 A, T _J = 150 °C, V _{GS} = 0	
Q _c	Total Capacitive Charge		3.2		μC		

Note: The reverse recovery is purely capacitive

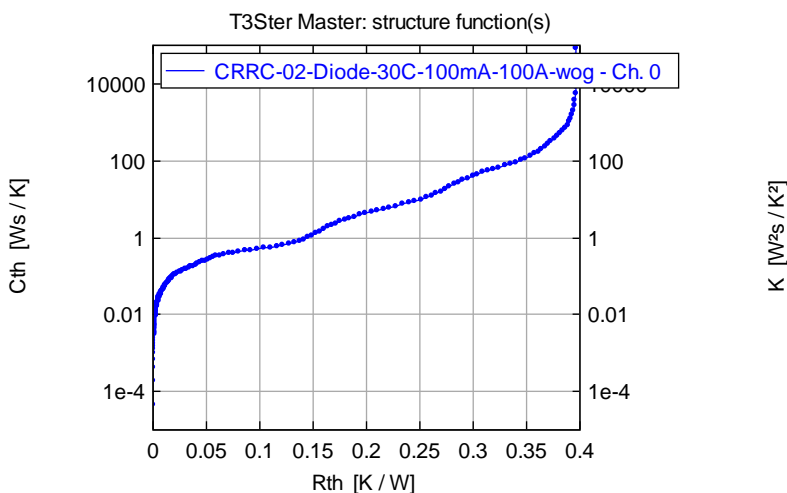
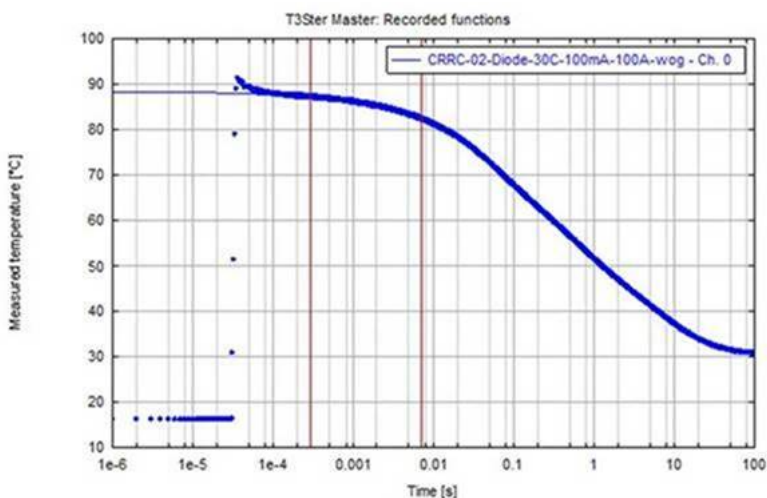


图 3

(2)、因此上述的三种方法中，似乎只有“MOS-DIODE”这种方法适用于测试带 SBD 的 SiC Mosfet。事实上我们的研发工程师也曾经成功地使用这种方法测试过 SiC Mosfet 器件，如附件 1 的论文所示。但是后来更多的试验表明，对于 SiC Mosfet 器件来说，取决于栅极氧化层的处理工艺，这种方法也不是对所有的 SiC MOSFET 器件都适用的。具体讨论见下一部分的

讨论。

4、由于 SiO₂ 和 SiC 过渡层可能存在的俘获载流子 (trapped charge carriers)，用电学法测试 SiC mosfet 时会在表征温度信号的电学测试曲线上叠加意外地电子干扰。目前实测结果上有点表现：

(1)、测试的温度发生漂移。如图 4 所示，在测试过程中，客户是将液冷板的温度设置为 40 度，但是实际测出来的液冷板温度却只有 35 度，说明电学干扰已经影响了测试结果，使得温度发生了漂移。

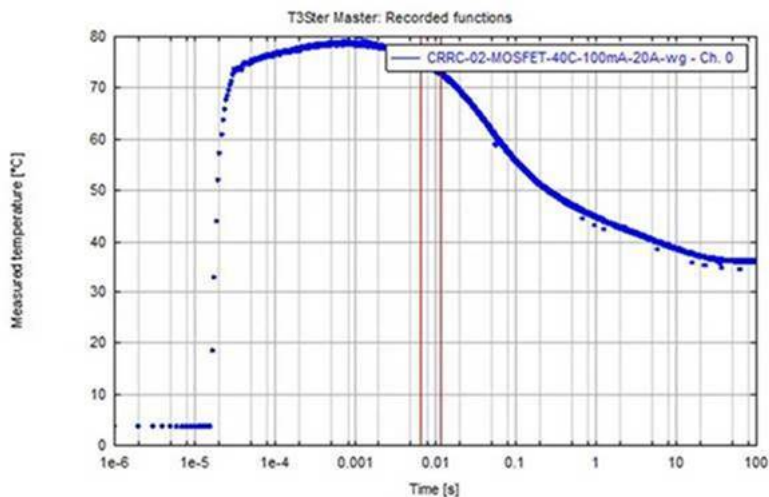


图 4

(2)、测试的温度曲线出现非单调变化。如图 5 所示，本应该是单调变化的温度变化曲线因为电压的漂移导致了非单调变化，这显然是错误的。

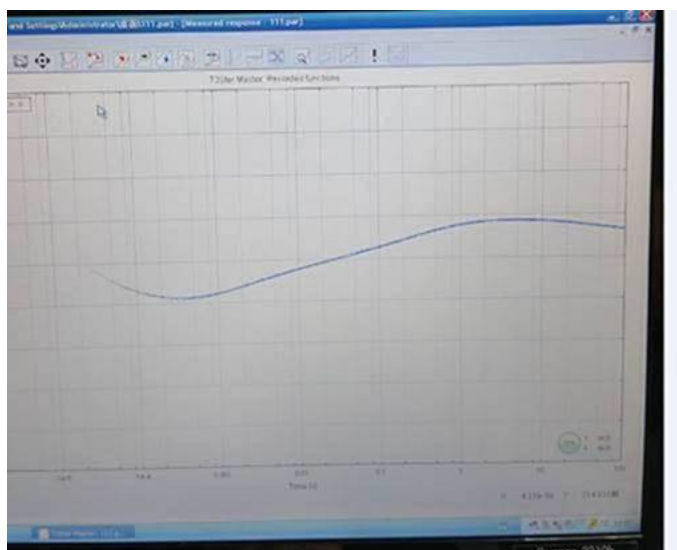


图 5

上述两种情况既有采用标准规定的方法测试的，也有采用 MOS-DIODE 方法测试的。这两种方法对于存在工艺问题的 SiC 器件来说，都不可行。原因就是测试过程中，V_{gs} 发生了变化，导致了电压发生漂移。

5、因此对于 SiC Mosfet 器件来说，测试的要点就是保持 V_{gs} 恒定。

(1)、对于不含有 SBD 的 SiC Mosfet 来说，比较简单，在测试过程中，保持 V_{gs}=0V (即

G 和 S 短路) 或者 V_{gs} =负值 (总之, 一定要保持 V_{gs} 在整个加热和测试过程中保持恒定。), 直接通过测试反向体二极管的方法来进行测试。

(2)、对于含有 SBD 的 SiC Mosfet 来说, 情况要复杂一些。

A、想办法把 SBD 从 MOSFET 的 S 和 D 割开 (这属于破坏性试验), 然后按照上述的不含 SBD 的测试方法进行测试。

B、因为 SBD 和 MOSFET 使用的同样的封装体, 可以通过:

a、通过加热并测试 SBD 的方法, 得到基于 SBD 芯片的结温瞬态变化曲线, 并生成基于 SBD 的结构函数曲线。然后通过 Flotherm 软件的自动模型校准功能得到 SBD 芯片到封装体的准确仿真模型。

b、由于 SBD 芯片和 mosfet 芯片是共用的同一个封装体, 因此 SBD 模型中的封装体部分和 mosfet 模型的封装体是同一个, 可以直接拿过来使用, 剩下来只需要在 Flotherm 建立 mosfet 芯片以及 die attach 的模型并根据实际发热面积来微调即可得到 MOSFET 芯片到封装体的准确仿真模型。

c、利用仿真模型来计算 MOSFET 的结壳热阻。

